

Rec'd PCT/PTO 08 OCT 2004

PCT/JP 03/04489

日 本 国 特 許 庁

JAPAN PATENT OFFICE

09.04.03

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出 願 年 月 日

Date of Application:

2002年 4月 9日

出 願 番 号

Application Number:

特願2002-106513

[ ST.10/C ]:

[ JP 2002-106513 ]

出 願 人

Applicant(s):

株式会社ザナヴィ・インフォマティクス

REC'D 06 JUN 2003

WIPO

PCT

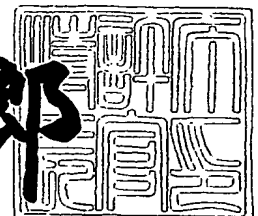
**PRIORITY  
DOCUMENT**

SUBMITTED OR TRANSMITTED IN  
COMPLIANCE WITH RULE 17.1(a) OR (b)

2003年 5月20日

特 許 庁 長 官  
Commissioner,  
Japan Patent Office

太田 信一郎



出証番号 出証特2003-3036683

【書類名】 特許願

【整理番号】 XC01-021

【あて先】 特許庁長官殿

【国際特許分類】 H01L 25/00

【発明者】

    【住所又は居所】 神奈川県座間市広野台二丁目 6 番 3 5 号 株式会社ザナ  
                        ヴィ・インフォマティクス内

    【氏名】 宮澤 浩久

【特許出願人】

    【識別番号】 591132335

    【氏名又は名称】 株式会社ザナヴィ・インフォマティクス

【代理人】

    【識別番号】 100084412

    【弁理士】

    【氏名又は名称】 永井 冬紀

【手数料の表示】

    【予納台帳番号】 004732

    【納付金額】 21,000円

【提出物件の目録】

    【物件名】 明細書 1

    【物件名】 図面 1

    【物件名】 要約書 1

【ブルーフの要否】 要

【書類名】明細書

【発明の名称】情報機器用回路基板装置

【特許請求の範囲】

【請求項 1】

複数の電子部品が実装されたベース基板と、

前記ベース基板の一方の面に実装され、少なくともCPUおよびメモリを含む複数の電子部品が実装された多層モジュール基板とを備え、

前記多層モジュール基板は前記ベース基板よりも小さい多層基板であり、内部層の配線パターンにより前記複数の電子部品が配線されていることを特徴とする情報機器用回路基板装置。

【請求項 2】

請求項 1 の情報機器用回路基板装置において、

前記多層モジュール基板は、その周縁に設けられているコネクタ端子を用いて、前記ベース基板上に形成された接合部に半田接合されていることを特徴とする情報機器用回路基板装置。

【請求項 3】

請求項 2 の情報機器用回路基板装置において、

前記多層モジュール基板の一方の面に実装される前記電子部品とは別に、前記多層モジュール基板の他方の面には、前記コネクタ端子により前記ベース基板との間に形成される空間を利用して電子部品が実装されていることを特徴とする情報機器用回路基板装置。

【請求項 4】

請求項 1 ～ 3 のいずれかに記載の情報機器用回路基板装置において、

前記ベース基板に実装される電子部品は低周波電子部品であり、前記多層モジュール基板に実装される電子部品は高周波電子部品であることを特徴とする情報機器用回路基板装置。

【請求項 5】

少なくとも一方の面にCPUおよびメモリを含む複数の高周波電子部品が実装され、

内部層に形成された配線パターンにより前記複数の高周波電子部品がそれぞれ接続されていることを特徴とする複数の高周波電子部品を実装した多層モジュール基板。

【請求項 6】

請求項 5 に記載の多層モジュール基板において、

全体が矩形形状の基板であり、4 辺の周縁にはそれぞれ別体のコネクタ端子が半田接合されていることを特徴とする複数の高周波電子部品を実装した多層モジュール基板。

【請求項 7】

請求項 6 に記載の多層モジュール基板において、

前記 4 つのコネクタ端子のそれぞれは、樹脂製の細長い基部と前記基部に固着された複数本のピンとを備え、

前記 4 つのコネクタ端子のそれぞれは、搬送アダプタに前記基部が装着されて搬送され、前記 4 つのコネクタ端子は前記搬送アダプタに装着された状態で基板裏面に半田接合されることを特徴とする複数の高周波電子部品を実装した多層モジュール基板。

【請求項 8】

請求項 6 に記載の多層モジュール基板において、

前記 4 つのコネクタ端子のそれぞれは、

樹脂製の細長い基部と、

前記基部に固着された複数本のピンと、

前記基部の両端にそれぞれ突設された、基板裏面に半田接合する際の位置合わせ用ピンと、

前記基部の両端にそれぞれ形成された半田接合時の位置規制用斜面とを備え、

基板の 4 隅のそれぞれには、前記位置合わせ用ピンが緩く嵌合される位置決め用孔が一对づつ形成され、

前記位置決め用ピンを前記位置決め用孔に緩く嵌合した状態で、互いに隣接するコネクタ端子の前記位置規制用斜面が互いに当接することで、半田接合時の前記コネクタ端子の位置が規制されることを特徴とする複数の高周波電子部品を実

装した多層モジュール基板。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、ナビゲーション機能を備える車載情報端末などに用いて好適な情報機器の回路基板構造に関する。

【0002】

【発明の背景】

車両現在位置周辺の道路地図を表示する機能、出発地から目的地までの推奨経路を演算する機能、演算された推奨経路に基づいて経路誘導を行う機能などを兼ね備えたナビゲーション機能を有する車載情報端末が知られている。

【0003】

このような車載情報端末はナビゲーション用回路基板を備えている。ナビゲーション用回路基板は、電源回路、ジャイロ、GPS回路などの複数の低周波電子部品と、CPUチップ、メモリチップ、グラフィックチップなどの複数の高周波電子部品を1枚の多層プリント基板に実装して成る。

【0004】

ナビゲーションの仕様は車種ごとに異なるため、従来は、仕様ごとにナビゲーション用回路基板を設計、製造している。そのため、設計期間が長期間になり、コストも嵩むことから、ナビゲーション用回路基板の種類を少なくしたいという要求が高まっている。このような問題は、ナビゲーション用回路基板に特有のものではなく、車載用情報端末はもとより、ある機能を機種ごとに変更する必要がある情報端末に普遍的に付随するものである。

【0005】

本発明は、仕様ごとに回路基板を一から設計、製造する必要のない情報機器の回路基板構造を提供するものである。

【0006】

【課題を解決するための手段】

(1) 請求項1の発明による情報機器用回路基板装置は、複数の電子部品が実装さ

れたベース基板と、ベース基板の一方の面に実装され、少なくともCPUおよびメモリを含む複数の電子部品が実装された多層モジュール基板とを備え、多層モジュール基板はベース基板よりも小さい多層基板であり、内部層の配線パターンにより複数の電子部品が配線されていることを特徴とする。

(2) 請求項2の発明は、請求項1の情報機器用回路基板装置において、多層モジュール基板は、その周縁に設けられているコネクタ端子を用いて、ベース基板上に形成された接合部に半田接合されていることを特徴とする。

(3) 請求項3の発明は、請求項2の情報機器用回路基板装置において、多層モジュール基板の一方の面に実装される電子部品とは別に、多層モジュール基板の他方の面には、コネクタ端子によりベース基板との間に形成される空間を利用して電子部品が実装されていることを特徴とする。

(4) 請求項4の発明は、請求項1～3のいずれかに記載の情報機器用回路基板装置において、ベース基板に実装される電子部品は低周波電子部品であり、多層モジュール基板に実装される電子部品は高周波電子部品であることを特徴とする。

(5) 請求項5の発明による多層モジュール基板は、少なくとも一方の面にCPUおよびメモリを含む複数の高周波電子部品が実装され、内部層に形成された配線パターンにより複数の高周波電子部品がそれぞれ接続されていることを特徴とする。

(6) 請求項6の発明は、請求項5に記載の多層モジュール基板において、全体が矩形形状の基板であり、4辺の周縁にはそれぞれ別体のコネクタ端子が半田接合されていることを特徴とする。

(7) 請求項7の発明は、請求項6に記載の多層モジュール基板において、4つのコネクタ端子のそれぞれは、樹脂製の細長い基部と前記基部に固着された複数本のピンとを備え、4つのコネクタ端子のそれぞれは、搬送アダプタに基部が装着されて搬送され、4つのコネクタ端子は搬送アダプタに装着された状態で基板裏面に半田接合されることを特徴とする。

(8) 請求項8の発明は、請求項6に記載の多層モジュール基板において、4つのコネクタ端子のそれぞれは、樹脂製の細長い基部と、基部に固着された複数本

のピンと、基部の両端にそれぞれ突設された、基板裏面に半田接合する際の位置合わせ用ピンと、基部の両端にそれぞれ形成された半田接合時の位置規制用斜面とを備え、基板の4隅のそれぞれには、位置合わせ用ピンが緩く嵌合される位置決め用孔が一对づつ形成され、位置決め用ピンを位置決め用孔に緩く嵌合した状態で、互いに隣接するコネクタ端子の位置規制用斜面が互いに当接することで、半田接合時のコネクタ端子の位置が規制されることを特徴とする。

【0007】

【発明の実施の形態】

図1は本発明の一実施の形態であるナビゲーション装置10のシステムブロック図である。ナビゲーション装置10は、車両の走行に関する情報を提示する機能、具体的には、車両現在位置周辺の道路地図を表示する機能、出発地（現在位置）から目的地（行き先）までの推奨経路を演算する機能、演算された推奨経路に基づいて経路誘導を行う機能などを兼ね備えている。いわゆるナビゲーションあるいは道路案内などを行う装置である。

【0008】

図1において、11は車両の現在地を検出する現在地検出装置であり、例えば車両の進行方向を検出するジャイロ11a、車速を検出する車速センサ11b、GPS衛星からのGPS信号を検出するGPS回路11cを有する。12は地図記憶メモリであり、記録媒体であるCD-ROM13やDVDから読み出された道路地図データおよび住所データなどを適宜格納する。

【0009】

14は装置全体を制御する制御回路であり、マイクロプロセッサおよびその周辺回路からなる。制御回路14は、RAM15を作業エリアとしてROM16に格納された制御プログラムを実行して後述する各種の制御を行う。17はグラフィック回路であり、平面地図や立体的地図（鳥瞰地図）などをモニタ19に表示する際の描画処理などを行う。

【0010】

18は表示モニタ19に表示するための画像データを格納する画像メモリである。この画像データは道路地図描画用データや各種の図形データなどグラフィッ

ク回路 1 7 により作成される。画像メモリ 1 8 に格納された画像データは適宜読み出されて表示モニタ 1 9 に表示される。2 0 は経路探索演算などを処理する A S I C である。

#### 【 0 0 1 1 】

このように構成されるナビゲーション装置 1 0 は、現在地検出装置 1 1 により取得した自車位置を出発点、操作者が設定した目的地を行き先として経路探索を行う。経路探索は、C D - R O M 1 3 や地図記憶メモリ 1 2 に格納されている道路地図データに基づいて周知の手法で行われる。その結果である探索経路は太線にて表示モニタ 1 9 上に表示され、右左折地点に接近すると音声で案内しながら車両を目的地へ誘導する。

#### 【 0 0 1 2 】

図 2 は、ナビゲーション装置 1 0 の回路基板装置 1 0 0 を示す斜視図、図 3 は回路基板装置 1 0 0 を表面から見た図、図 4 は回路基板装置 1 0 0 を裏面から見た図である。回路基板装置 1 0 0 は、複数の電子部品が実装された多層ベース基板 2 0 0 と、ベース基板 2 0 0 に実装され、少なくとも C P U およびメモリを含む複数の電子部品が実装された多層モジュール基板 3 0 0 とを備える。多層モジュール基板 3 0 0 は、周縁に設けられているコネクタ端子 3 1 0 を用いて、ベース基板 2 0 0 に形成された接合部に半田接合されている。

#### 【 0 0 1 3 】

ベース基板 2 0 0 は複数の配線パターン層を有し、ベース基板 2 0 0 の上層（表面）には、電源装置 2 0 1 と、G P S 回路 2 0 2 と、ジャイロ 2 0 3 と、その他の電子部品が実装されている。ベース基板 2 0 0 の下層（裏面）には、コネクタ装置 2 0 4 と、その他の電子部品が実装されている。ベース基板 2 0 0 に実装される電子部品は低周波部品であり、それらは、内部の配線パターン層に形成された配線パターンによって互いに接続される。なお、この実施の形態では、4 0 M H z 以下の動作周波数の電子部品を低周波電子部品とするが、低周波電子部品の動作周波数は上述した数値に限定されることはない。

#### 【 0 0 1 4 】

正方形に形成された多層モジュール基板 3 0 0 は、複数の配線パターン層を有

する。多層モジュール基板300の上層（表面）には、CPU301と、ASIC302と、メモリ303と、グラフィック回路304、あるいはフラッシュメモリ305などの複数の高周波電子部品が実装されている。この実施の形態では、200MHz以上の動作周波数を有するCPU301、ASIC302、メモリ303、グラフィック回路304などは、いわゆるマルチチップモジュール化されている。これら高速素子はマルチチップモジュールの内部層の配線パターンで互いに接続されている。そして、フラッシュメモリ305などマルチチップモジュール化していない素子の動作周波数は100MHz以上200MHz以下であり、これらの素子は多層モジュール300の内部パターン層により互いに接続される。なお、高周波電子部品の動作周波数は上述した数値に限定されることはない。

#### 【0015】

このように、高周波電子部品をマルチチップモジュールや多層モジュール基板300の内部パターン層で配線することにより、多層モジュール基板300の表面で配線する場合に比べて、高周波電子部品の配線長を短くすることができ、EMIに対して効果的である。なお、この実施の形態では、100MHz以上の動作周波数の電子部品を高周波電子部品とするが、高周波電子部品の動作周波数は上述した数値に限定されることはない。

#### 【0016】

図5に示すように、多層モジュール基板300の裏面とベース基板200との間には、コネクタ端子310により所定の間隙（空間）が形成される。そのため、多層モジュール基板300の下層（裏面）には、その空間を利用して複数の電子部品320、321……を実装することができる。

#### 【0017】

図6は多層モジュール基板300の底面図である。図6に示すように、多層モジュール基板300の裏面の4辺それぞれには、コネクタ端子310a～310d（総称して310で表すこともある）が半田接合されている。この実施の形態では、図7に示すように、コネクタ端子310a～310dに搬送アダプタ400を装着し、搬送アダプタ400をハンドリング装置で真空吸着して多層モジュ

ール基板 3 0 0 をハンドリングして、多層モジュール基板 3 0 0 をベース基板 2 0 0 に半田接合する。搬送アダプタ 4 0 0 は、多層モジュール基板 3 0 0 にコネクタ端子 3 1 0 a ~ 3 1 0 d を半田接合する際にも使用して半田接合作業性を向上させている。搬送アダプタ 4 0 0 については後述する。

#### 【 0 0 1 8 】

図 6 と多層モジュール基板 3 0 0 の裏面隅部の詳細図である図 8 を参照して、コネクタ端子 3 1 0 について説明する。4 つのコネクタ端子 3 1 0 のそれぞれは、樹脂製の細長い基部 3 1 1 と、基部 3 1 1 に固着された複数本のピン 3 1 2 と、基部 3 1 1 の両端部の表面に、すなわち図 8 の紙面の裏側にそれぞれ突設された、基板裏面に半田接合する際の位置合わせ用ピン 3 1 3 (図 1 1 参照) と、基部 3 1 1 の両端にそれぞれ形成された半田接合時の位置規制用斜面 3 1 4 と、基部 3 1 1 の両端にそれぞれ設けられた、搬送アダプタ 4 0 0 に係合するフィット結合部 3 1 5、3 1 6 と、搬送アダプタ 4 0 0 の位置決め突起 4 1 1 (図 1 0 参照) がそれぞれ挿入される係合溝 3 1 7 とを備えている。

#### 【 0 0 1 9 】

搬送アダプタ 4 0 0 は、図 7 に示すように、略矩形環状の外周部 4 1 0 と、外周部 4 1 0 を十字状に接続する十字部 4 2 0 とを有する。図 1 0 は搬送アダプタ 4 0 0 の隅部の斜視図である。図 1 0 に示すように、外周部 4 1 0 の隅部には、コネクタ端子 3 1 0 の係合溝 3 1 7 に挿入する突起 4 1 1 と、コネクタ端子 3 1 0 のフィット結合 3 1 5 と係合する外側係合爪 4 1 2 と、コネクタ端子 3 1 0 フィット結合 3 1 6 と係合する内側係合爪 4 1 3 とを備えている。

#### 【 0 0 2 0 】

多層モジュール基板 3 0 0 の 4 隅のそれぞれには、多層モジュール基板 3 0 0 の位置合わせ用ピン 3 1 3 が緩く嵌合される位置決め用孔 3 0 6 が一対づつ形成されている。

#### 【 0 0 2 1 】

図 1 0 に示すように、搬送アダプタ 4 0 0 のフィット係合爪 4 1 2 (4 1 3) がフィット結合部 3 1 5 (3 1 6) に係合することにより、4 つのコネクタ端子 3 1 0 のそれぞれは、搬送アダプタ 4 0 0 にスナップ装着される。このときコネ

クタ端子 3 1 0 は、搬送アダプタ 4 0 0 内で幅方向の移動は制限されるが、その他の方向には自由度をもって把持される。搬送アダプタ 4 0 0 を搬送装置でハンドリングし、その状態で多層モジュール基板 3 0 0 の裏面上で位置決めし、そのままコネクタ端子 3 1 0 は多層モジュール基板 3 0 0 に半田接合される。

#### 【 0 0 2 2 】

コネクタ端子 3 1 0 の位置決め用ピン 3 1 3 は多層モジュール基板 3 0 0 の位置決め用孔 3 0 6 に対して所定のガタを有するように設計されている。したがって、図 1 1 に示すように、搬送アダプタ 4 0 0 の操作により、コネクタ端子 3 1 0 の位置決め用ピン 3 1 3 が多層モジュール基板 3 0 0 の位置決め用孔 3 0 6 に嵌合される。この状態で、コネクタ端子 3 1 0 を多層モジュール基板 3 0 0 に半田接合する。このとき、ピン 3 1 3 は孔 3 0 6 に対してガタを持っているので、コネクタ端子 3 1 0 は搬送アダプタ 4 0 0 に装着されているとはいえ、搬送アダプタ 4 0 0 内で移動することがある。しかしこのとき、この実施の形態のコネクタ端子 3 1 0 においては、図 8 に示すように、隣接するコネクタ端子 3 1 0 b とコネクタ端子 3 1 0 c の位置規制用斜面 3 1 4 が互いに当接して、コネクタ端子 3 1 0 の位置が規制される。その結果、コネクタ端子 3 1 0 がモジュール基板 3 0 0 の各辺において許容される範囲内で位置決めされ、その状態で、コネクタ端子 3 1 0 はピン 3 1 2 を介してベース基板 3 0 0 に半田接合される。

#### 【 0 0 2 3 】

このようなモジュール基板 3 0 0 は、上述の図 7 に示すように、コネクタ端子 3 1 0 a ～ 3 1 0 d に装着された搬送アダプタ 4 0 0 をハンドリング装置で真空吸着してベース基板 2 0 0 に、他の電子部品とともに半田接合される。

#### 【 0 0 2 4 】

このような回路基板装置では次のような作用効果を奏することができる。

( 1 ) 多層モジュール基板 3 0 0 だけを交換して種々の性能を有するナビゲーション装置を製造することができる。たとえば、多層モジュール基板 3 0 0 として、高速モジュール用基板、高機能モジュール用基板、低価格モジュール用基板、マルチメディアモジュール用基板などをそれぞれ設計、製造すれば、用途に応じて選択された多層モジュール基板 3 0 0 をベース基板 2 0 0 に実装するだけで異

なった仕様のナビゲーション装置の回路基板装置を簡単に低コストで製造することができる。すなわち、仕様ごとに回路基板装置全体の設計、製造をする必要がない。

#### 【 0 0 2 5 】

なお、高速モジュール用基板とは、低価格仕様のナビゲーション装置に対してより高速に動作する高級機種向けのナビゲーション装置の回路基板である。高機能モジュール用基板とは、低価格仕様のナビゲーション装置に対してより多くの機能を有する高級機種向けのナビゲーション装置の回路基板である。低価格モジュール用基板とは、高級機種向けのナビゲーション装置に対してより安くした仕様のナビゲーション装置の回路基板である。マルチメディアモジュール用基板とは、ナビゲーション機能以外に音楽、映像などの各種のデータを再生することができる機能を有するナビゲーション装置の回路基板である。

#### 【 0 0 2 6 】

(2) 多層モジュール基板 3 0 0 は、その周縁に設けられているコネクタ端子 3 1 0 を用いて、ベース基板 2 0 0 上に形成された接合部に半田接合されている。したがって、機械的なコネクタによる接続構造を採用する場合に比べて、振動による接触不良が生じにくく、信頼性を向上することができる。

(3) コネクタ端子 3 1 0 によりベース基板 2 0 0 と多層モジュール基板 3 0 0 との間に空間を形成したから、多層モジュール基板 3 0 0 の裏面にはさらに他の電子部品を実装できる。したがって、実装効率を高めることができ、より小型の回路基板装置を提供できる。

(4) 高周波電子部品はマルチチップモジュールや多層モジュール基板の内部層の配線パターンにより互いに配線した。したがって、配線長が短くてきて信号の遅延を抑制できるとともにノイズの発生を抑制できる。

(5) ベース基板 2 0 0 には低周波電子部品を実装し、多層モジュール基板 3 0 0 には高周波電子部品を実装した。したがって、多層モジュール基板 3 0 0 について重点的に E M I 対策を施せばよく、E M I 対策が簡単にできる。

#### 【 0 0 2 7 】

(6) 別体である 4 つのコネクタ端子 3 1 0 を搬送アダプタ 4 0 0 に装着したま

ま、これらのコネクタ 3 1 0 を基板 3 0 0 に半田接合するようにした。したがって、コネクタ端子 3 1 0 の接合時の位置決めなどの作業性が向上する。

【 0 0 2 8 】

( 6 ) コネクタ端子 3 1 0 の半田接合時、 4 つのコネクタ端子 3 1 0 の位置決め用ピン 3 1 3 を多層モジュール基板 3 0 0 の位置決め用孔 3 0 6 に緩く係合した状態で、互いに隣接するコネクタ端子 3 1 0 の位置規制用斜面 3 1 4 が互いに当接することでコネクタ端子 3 1 0 の位置を制限するようにした。したがって、コネクタ端子 3 1 0 の位置決めが確実に行われる。

【 0 0 2 9 】

( 7 ) モジュール基板 3 0 0 は、他の電子部品とともにベース基板 2 0 0 に半田接合されるので、モジュール化に伴って取付工程が増えることがない。

【 0 0 3 0 】

上記実施の形態では、車載ナビゲーション装置の回路基板装置を一例として説明したが、本発明による回路基板装置は携帯用ナビゲーション装置やその他の情報機器にも適用することができる。また、以上の実施の形態は一例を示すものであり、本発明はこの実施の形態に限定されず、種々の形態の回路基板装置に本発明を適用できる。たとえば、搬送アダプタ、コネクタ端子、マルチチップモジュールの使用は必須ではない。低周波電子部品の種類、高周波電子部品の種類も実施の形態に何ら制約されない。

【 0 0 3 1 】

【発明の効果】

以上のように本発明によれば、仕様ごとに回路基板を一から設計、製造する必要がなく、開発期間を短縮してコストが低減される。

【図面の簡単な説明】

【図 1】

本発明による情報機器用回路基板装置を使用するナビゲーション装置の一例を示すシステムブロック図

【図 2】

本発明による情報機器用回路基板装置の一実施の形態を示す斜視図

【図 3】

図 2 の回路基板装置の表面図

【図 4】

図 2 の回路基板装置の裏面図

【図 5】

図 3 の V-V 線断面図

【図 6】

図 2 の多層モジュール基板の裏面図

【図 7】

図 2 の多層モジュール基板の裏面に搬送アダプタを装着して示す図

【図 8】

図 2 の多層モジュール基板の裏面の隅部の要部拡大図

【図 9】

図 2 の回路基板装置に搬送アダプタを装着して示す斜視図

【図 1 0】

搬送アダプタの隅部の要部拡大斜視図

【図 1 1】

コネクタ端子と多層モジュール基板の位置決め構造を示す断面図

【符号の説明】

1 0 : ナビゲーション装置	1 0 0 : 回路基板装置
2 0 0 : ベース基板	2 0 1 : 電源回路
2 0 2 : GPS 回路	2 0 3 : ジャイロ
3 0 0 : 多層モジュール基板	3 0 1 : CPU
3 0 2 : ASIC	3 0 3 : メモリ
3 0 4 : グラフィック回路	3 0 6 : 位置決め用孔
3 1 0、3 1 0 a ~ 3 1 0 d : コネクタ端子	
3 1 1 : 基部	3 1 2 : 端子ピン
3 1 3 : 位置決めピン	3 1 4 : 位置決め斜面
3 1 5、3 1 6 : フィット係合部	3 1 7 : 係合溝

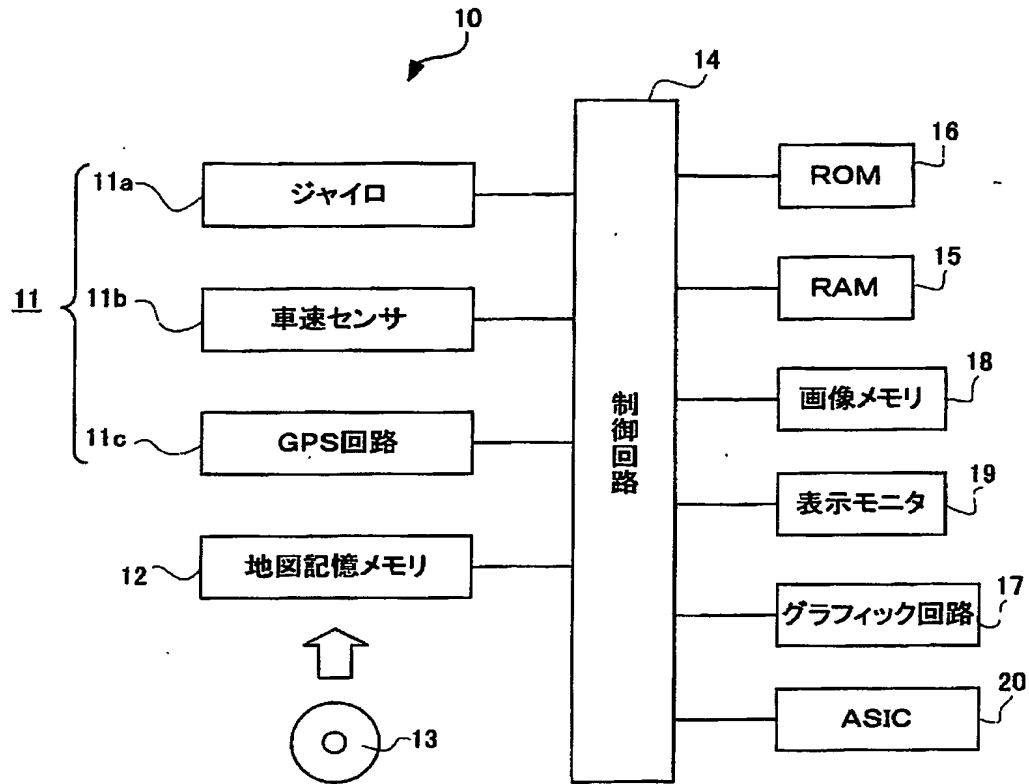
4 0 0 : 搬送アダプタ

4 1 2、4 1 3 : 係合爪

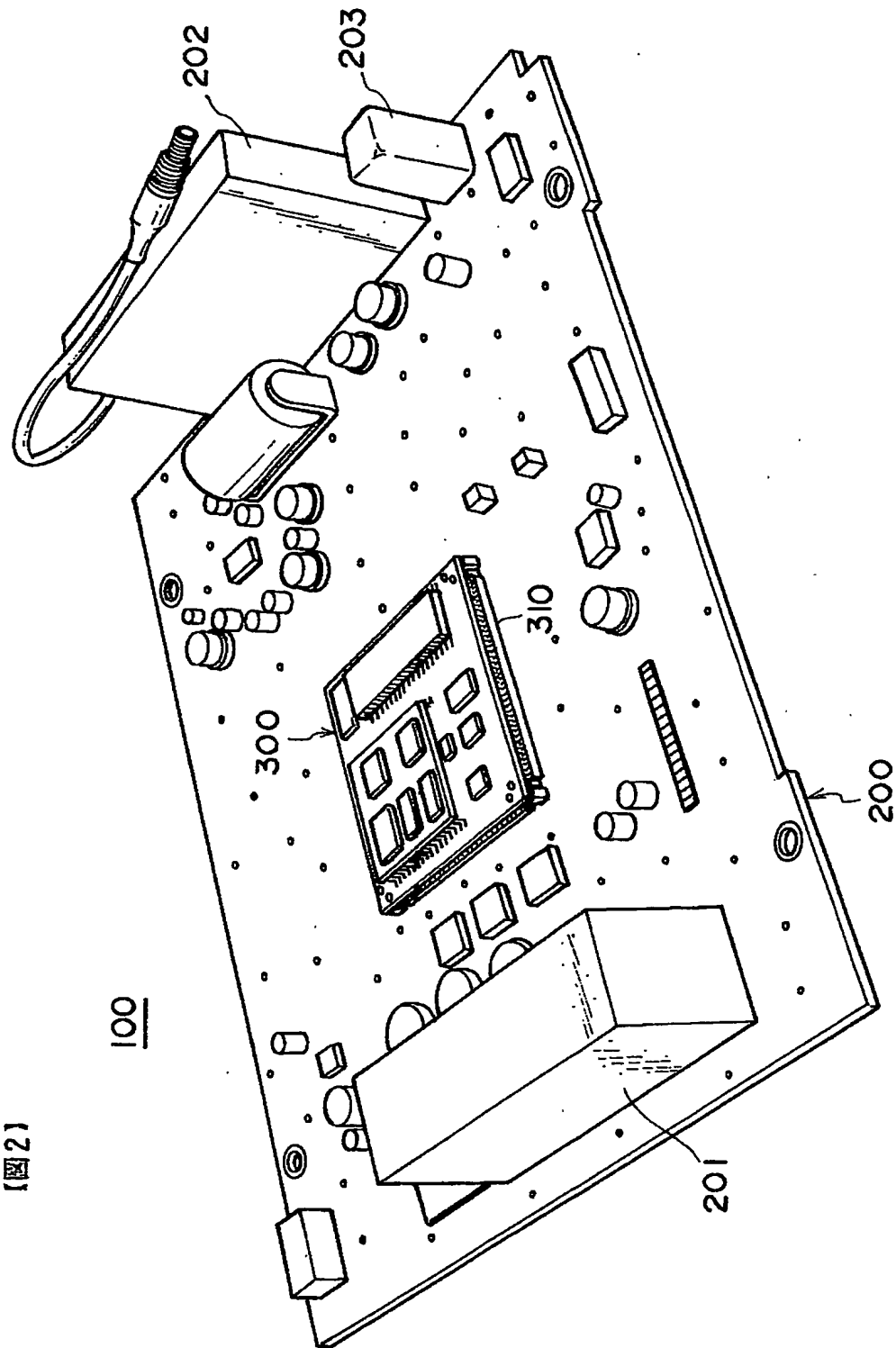
【書類名】 図面

【図 1】

【図1】

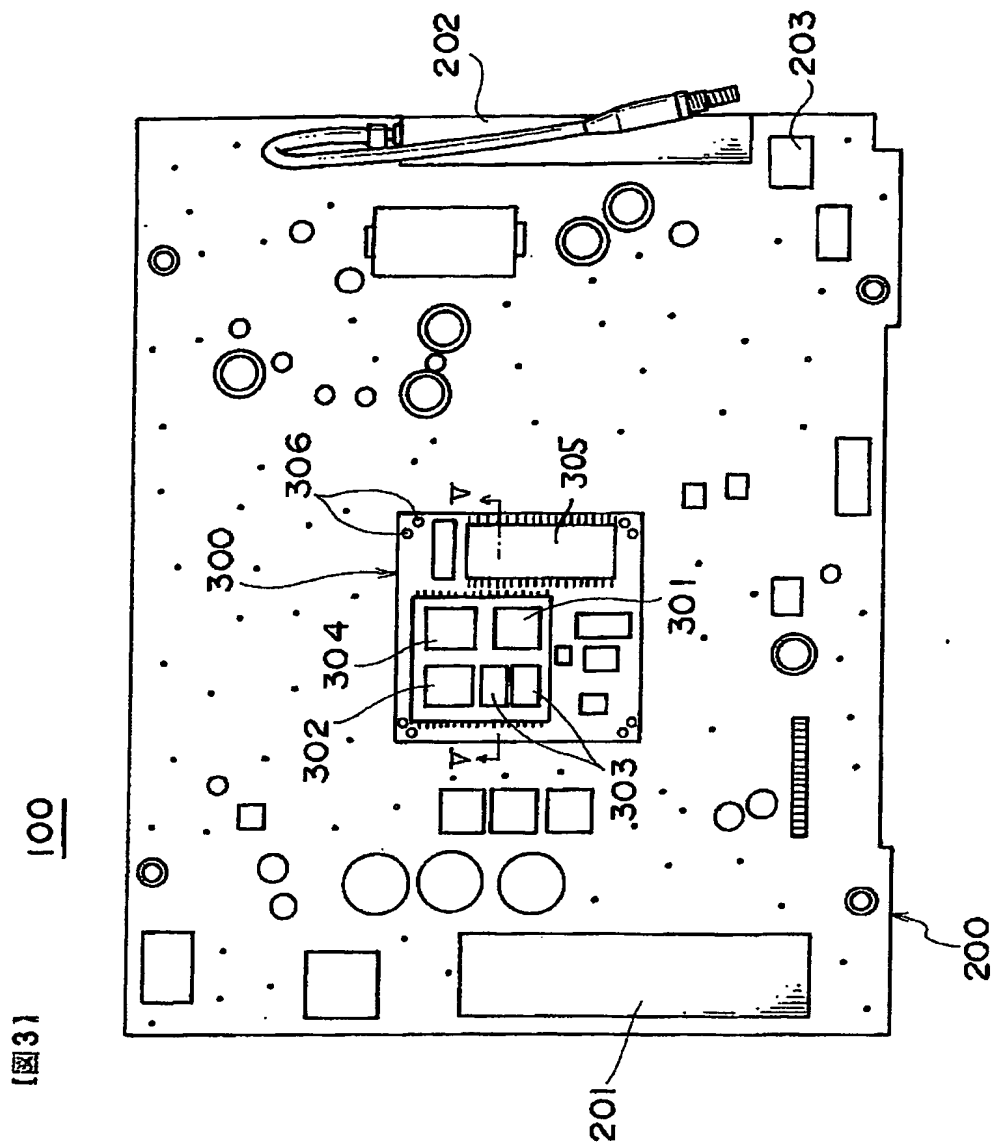


【図 2】

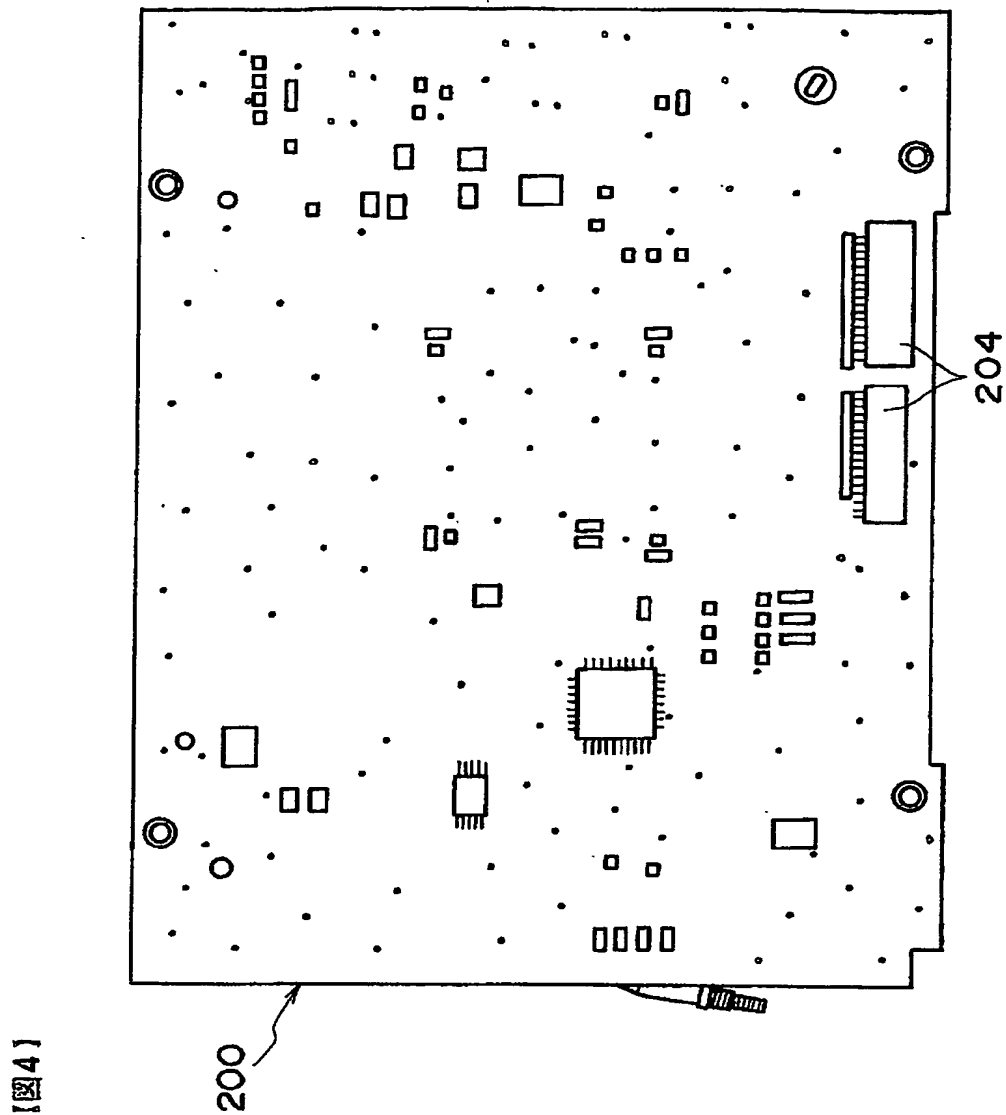


【図 2】

【図 3】



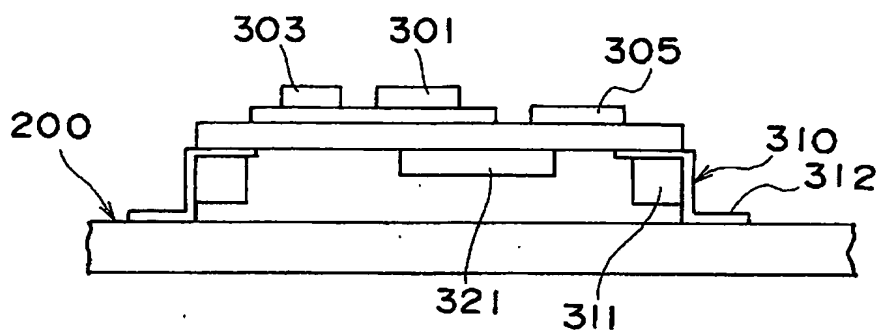
【図4】



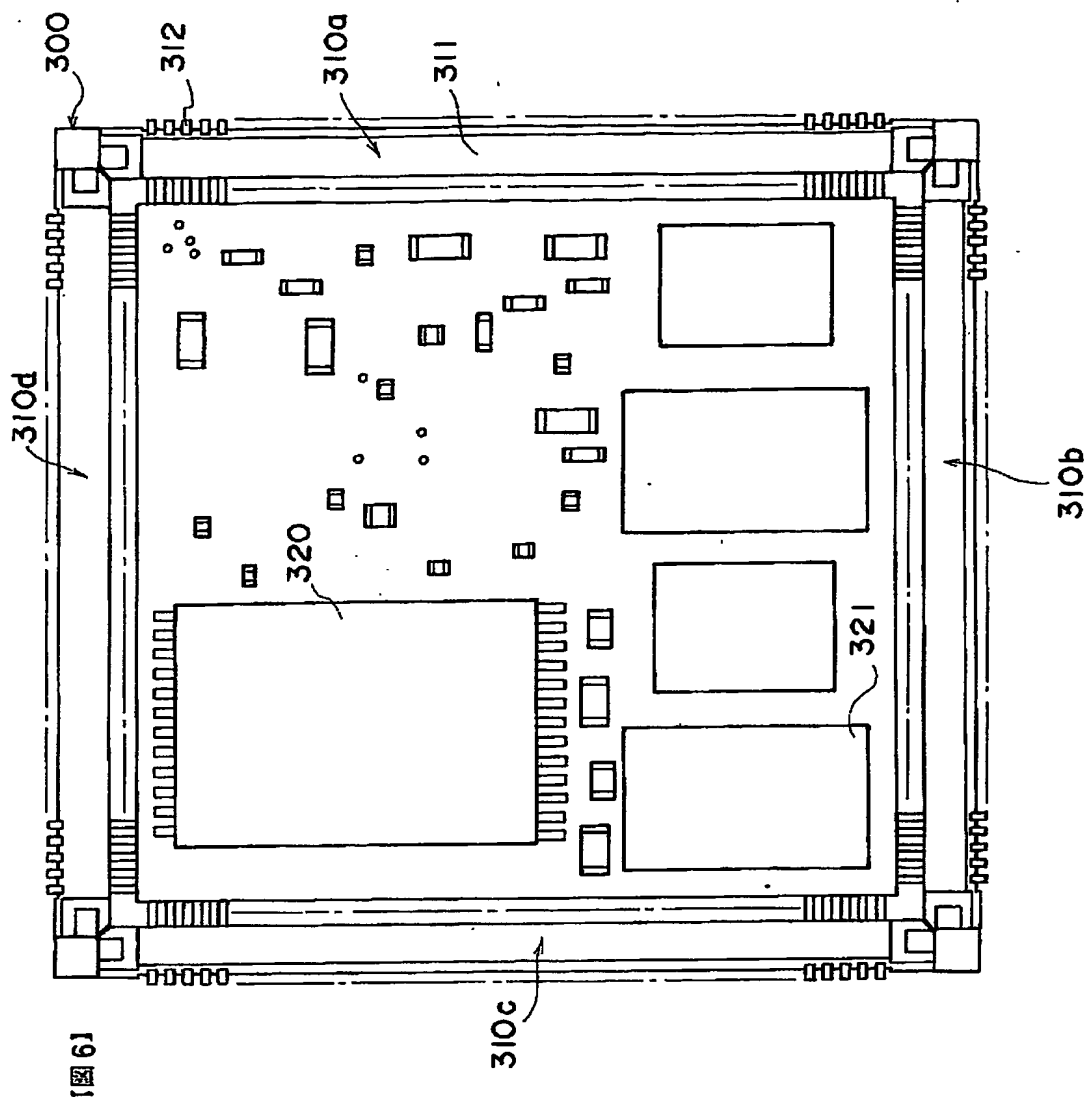
【図4】

【図5】

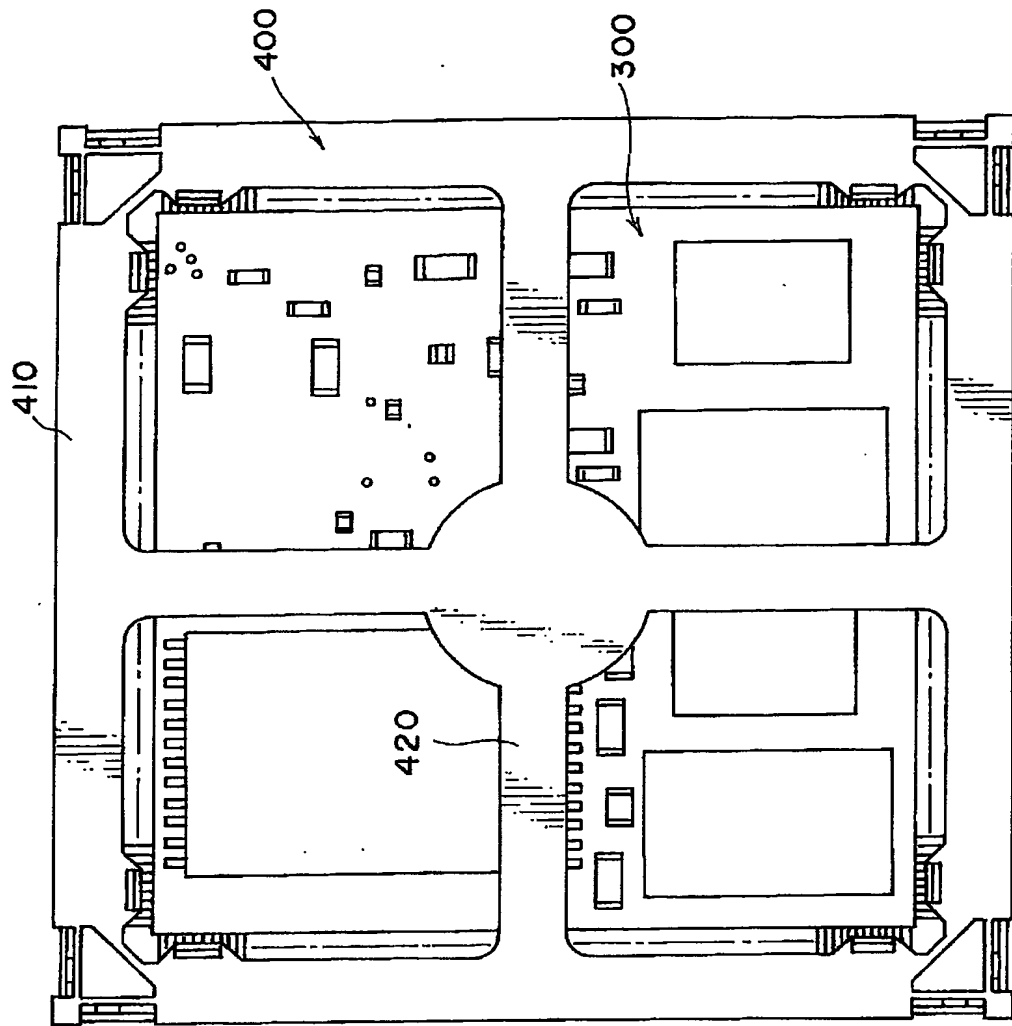
【図5】



【図6】

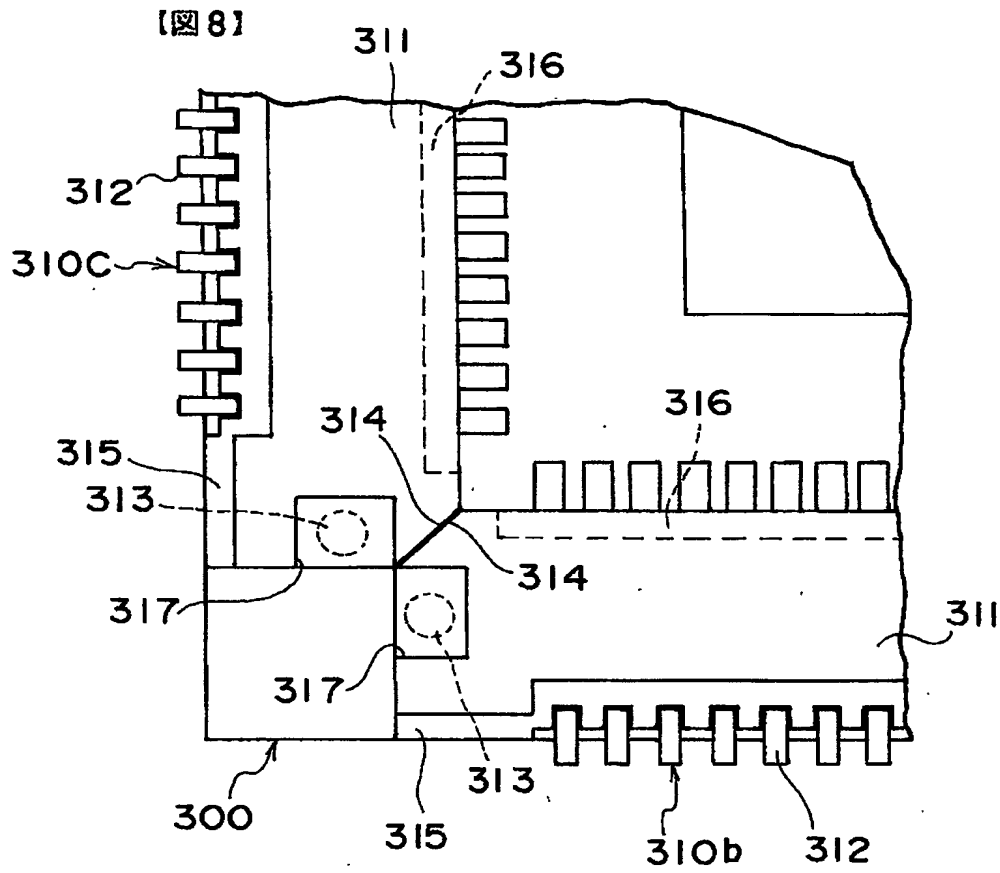


【図7】

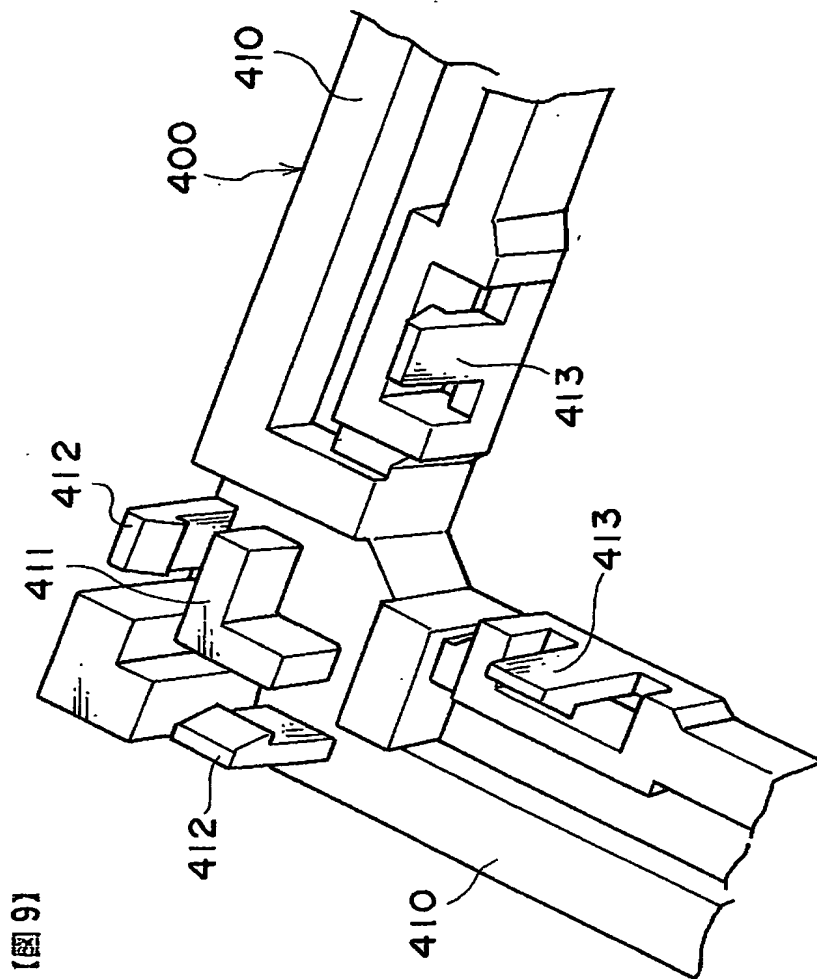


【図7】

【圖 8】

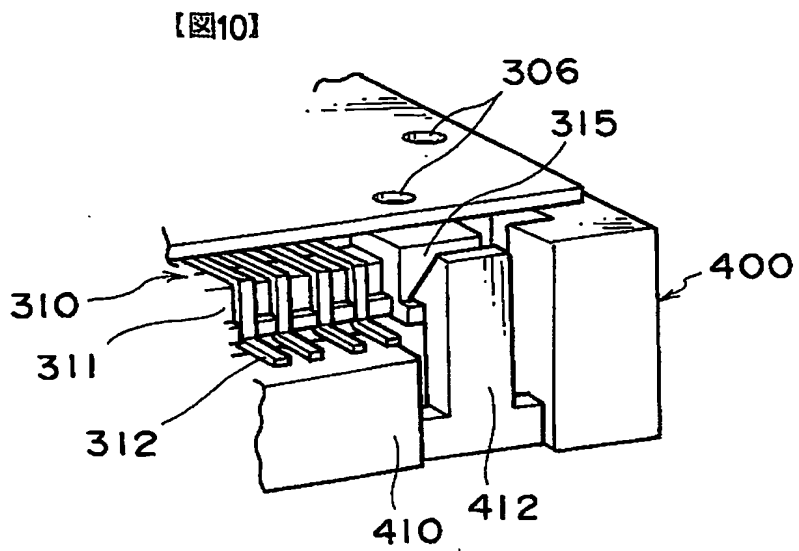


【図9】



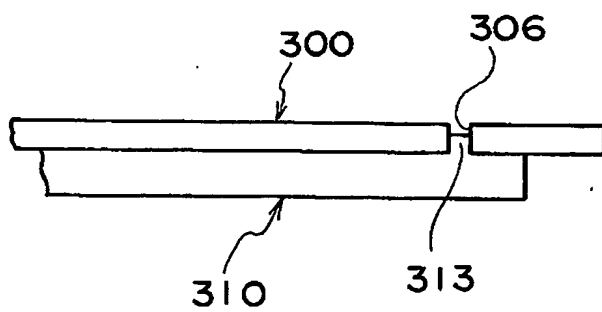
【図9】

【図10】



【図11】

【図11】



【書類名】 要約書

【要約】

【課題】仕様ごとに回路基板を一から設計、製造する必要のない情報機器の回路基板構造を提供する

【解決手段】複数の低周波電子部品が実装されたベース基板 2 0 0 の一方の面に、CPU 3 0 1 やグラフィック回路 3 0 4 などの複数の高周波電子部品が実装された多層モジュール基板 3 0 0 を実装する。多層モジュール基板 3 0 0 はベース基板 2 0 0 よりも小さい正方形の多層基板である。複数の電子部品は、内部層の配線パターンにより配線されている。多層モジュール基板 3 0 の 4 辺にはコネクタ端子 3 1 0 がそれぞれ半田接合され、コネクタ端子 3 1 0 を介して多層モジュール基板 3 0 0 がベース基板 2 0 0 に実装されている。

【選択図】 図 2

認定・付加情報

特許出願の番号	特願2002-106513
受付番号	50200513046
書類名	特許願
担当官	第五担当上席 0094
作成日	平成14年 4月10日

<認定情報・付加情報>

【提出日】	平成14年 4月 9日
-------	-------------

出 願 人 履 歴 情 報

識別番号 [591132335]

1. 変更年月日 1999年 9月30日  
[変更理由] 住所変更  
住 所 神奈川県座間市広野台二丁目6番35号  
氏 名 株式会社ザナヴィ・インフォマティクス